



(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11) Publication number: 1020020082527 A
(43) Date of publication of application: 31.10.2002

(21) Application number: 1020010021944
(22) Date of filing: 24.04.2001

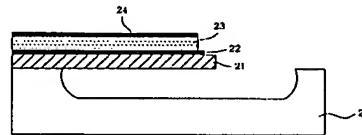
(71) Applicant: KOREA ELECTRONICS TECHNOLOGY INSTITUTE
(72) Inventor: PARK, GWANG BEOM
PARK, HYO DEOK
PARK, JUN SIK

(51) Int. Cl H01L 21/30

(54) METHOD FOR REMOVING SACRIFICIAL LAYER OF FUNCTIONAL MICRO DEVICE

(57) Abstract:

PURPOSE: A method for removing a sacrificial layer of a functional micro device is provided to easily manufacture a micro device having a levitation-shaped functional film by effectively removing the sacrificial layer of a silicon.



CONSTITUTION: A functional film is formed on a silicon wafer(20). A protection film for protecting the functional film is formed on the functional film. The silicon wafer(20) is exposed by selectively etching the functional film. A levitation-shaped functional film is then formed by etching the exposed silicon wafer(20) using XeF₂ gas. Preferably, the levitation-shaped functional film is used as a micro piezo-electric cantilever comprising a silicon oxide(21), a lower electrode(22), a piezo-electric film(23) and an upper electrode(24).

COPYRIGHT KIPO 2003

BEST AVAILABLE COPY

Legal Status

Date of final disposal of an application (20030225)

Patent registration number (1003774540000)

Date of registration (20030312)

Date of opposition against the grant of a patent (00000000)

Date of requesting trial against decision to refuse (20031028)

특 2002-0082527

(19) 대한민국 특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl. 7
H01L 21/30(11) 공개번호 특 2002-0082527
(43) 공개일자 2002년 10월 31일

(21) 출원번호	10-2001-0021944
(22) 출원일자	2001년 04월 24일
(71) 출원인	전자부품연구원 경기·평택시 진위면 마산리 455-6번지
(72) 발명자	박준식 경기도평택시체교동554-6보성아파트 104동 703호 박효덕 경기도평택시지산동삼익1차아파트 101동 404호 박광범
(74) 대리인	정종록, 정태현, 조남, 박미숙

설명구성 : 있음

(54) 기능성 마이크로 소자의 회생층 제거 방법

요약

본 발명에 따른 마이크로 소자의 회생층 제거 방법에 관한 것으로, 본 발명은 실리콘 웨이퍼(20)의 상부에 기능성 막을 형성하는 단계와, 상기 기능성 막의 상부에 상기 기능성 막을 보호하는 막을 형성하는 단계와, 상기 기능성 막을 씁작시켜 실리콘 웨이퍼(20)를 오픈시키는 단계와, 상기 오픈된 실리콘 웨이퍼(20)를 통하여 고체 상태로부터 증화된 Xen, 가스를 사용하여 상기 실리콘 웨이퍼(20)를 씁작함으로써 상기 기능성 막을 상기 실리콘 웨이퍼(20)로부터 부상된 형태를 형성하는 단계로 구성된다.

따라서, 본 발명은 부상된 형태의 기능성 막을 갖는 마이크로 캠틸레버 또는 브리지 형태 등의 구조물을 형성하기 위하여 실리콘의 회생층을 효율적으로 제거하여 부상된 형태의 기능성 막의 전기 기계적 특성을 최종 공정까지 용이하게 유지할 수 있는 효과가 있다.

도면

도 1

작문

기능성 막, 마이크로, 회생층, 캠틸레버, 압전, 부상, 제거, 실리콘, 씁작

영세

도면의 각부의 설명

도 1a 내지 1e는 증래의 기능성 마이크로 압전형 캠틸레버를 제조하는 방법을 순차적으로 도시한 도면이다.

도 2a 내지 2e는 본 발명에 따른 기능성 마이크로 소자의 회생층 제거 방법으로 마이크로 압전형 캠틸레버를 제조하는 방법을 순차적으로 도시한 도면이다.

도 3은 본 발명에 따른 기능성 마이크로 소자의 회생층 제거 방법으로 제조된 마이크로 압전형 캠틸레버의 단면도이다.

도 4는 본 발명에 따른 기능성 마이크로 소자의 회생층 제거 방법으로 제조된 마이크로 압전형 캠틸레버의 상면도이다.

<도면의 주요부분에 대한 부호의 설명>

20 : 실리콘 웨이퍼

21 : 실리콘 산화막

22 : 하부전극

23 : 압전소자층

24 : 상부전극

25 : 포토리지스터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 주제기술

본 발명은 기능성 마이크로 소자의 회생층 제거 방법에 관한 것으로, 보다 구체적으로 부상된 형태의 기능성 막을 갖는 마이크로 캔틸레버 구조물을 형성하기 위하여 회생층을 효율적으로 제거하기 위한 기능성 마이크로 소자의 회생층 제거 방법에 관한 것이다.

일반적으로 부상된 형태의 기능성 막은 마이크로 액츄에이터, 마이크로 가속도 센서, 마이크로 바이오 센서, 마이크로 적외선 센서 등 다양한 형태의 마이크로 소자에 적용되고 있다.

이들의 부상된 형태의 기능성 막의 제조는 도 1a, 내지 1e에 제시된 기능성 마이크로 압전형 캔틸레버를 제조하는 방법을 순차적으로 도시한 도면에서와 같이, 도 1a에서 실리콘 웨이퍼(10)의 상하부에 실리콘 산화막(11, 12)을 형성하고, 실리콘 산화막(11)의 상부에 하부전극인 Au/Cr막(13), 압전 세라믹인 ZnO막(14)과 상부전극인 Au/Cr막(15)을 순차적으로 증착시키는 제 1단계와, 도 1b에서 마르콘 빔 식각법으로 상부전극인 Au/Cr막(15), 압전 세라믹인 ZnO막(14)과 하부전극인 Au/Cr막(13)을 순차적으로 식각시켜 패턴을 형성하는 제 2단계와, 도 1c에서 상기 식각되어 전준된 상부전극인 Au/Cr막(15), 압전 세라믹인 ZnO막(14)과 하부전극인 Au/Cr막(13)을 외부로 보호하기 위한 실리콘 산화막(16)을 상부전극인 Au/Cr막(15)의 일부를 제외하여 증착시켜 형성하고, 상기 상부전극인 Au/Cr막(15)과 연결되도록 실리콘 산화막(16)의 상부에 패턴을 형성하면서 증착시키는 제 3단계와, 도 1d에서 실리콘 웨이퍼(10)의 상부에 형성된 실리콘 산화막(11)을 패터닝하여 식각하고, 흥 공정에서 습식 식각을 위한 구멍을 실리콘 산화막(12)에 형성하기 위해서 패터닝하여 식각하는 제 4단계와, 도 1e에서 프리스탠딩 캔틸레버를 남기기 위해서 KOH용액을 사용하여 비등방성 식각법으로 실리콘 웨이퍼(10)를 식각하는 제 5단계로 제조한다.

이러한 증래의 마이크로 압전형 캔틸레버를 제조하는 방법은 마이크로 압전 캔틸레버의 제조시 최종적으로 배면으로부터의 실리콘을 습식 식각이나 건식 식각을 통하여 캔틸레버 형상을 구현하는바, 이러한 실리콘의 습식식각인 경우, 앞면의 압전막 주위의 다른 박막의 보호가 필수적으로 필요하게 되고, 이 다른의 박막을 습식식각 용액으로부터 완전히 보호하는 보호막을 선정하기가 매우 어렵다.

또한, 실리콘의 건식 식각을 통하여 배면을 식각하는 경우에는 취급상 충분한 두께의 실리콘 웨이퍼를 최초에 사용하였다면, 배면 식각에 상당한 시간이 소요되고, 장시간에 걸친 공정으로 발생하는 열 및 기계적인 충격으로 앞면의 다른 박막이 손상이 되는 경우도 발생하였다.

그리고, 증래의 또 다른 방법으로 폴리실리콘과 같은 구조물을 실리케이트 유리(PSi)와 같은 회생층 상부에 형성한 후, 그 폴리실리콘의 상부에 PZT 혹은 ZnO와 같은 압전 세라믹 박막을 상하부 전극 사이에 형성한 후, 상기의 실리케이트를 제거 시켜 마이크로 압전형 캔틸레버를 제조하였다.

그런데, 이런 증래의 또 다른 방법에서도 회생층인 실리케이트를 제거시킬 때, HF를 사용하였는데, 이 HF는 압전 세라믹 박막에 압전막의 특성을 상당히 손상시킬 수 있으므로, 차후 클리닝 공정에서 형성된 캔틸레버가 바닥에 부착되어 작동이 어렵게 되는 문제가 빈번히 발생하였다.

발명이 이루고자 하는 기술적 문제

이에 본 발명은 상기한 바와 같은 증래의 문제점을 해소시키기 위하여, 안출된 것으로, 부상된 형태의 기능성 막을 갖는 마이크로 캔틸레버 또는 브리지 형태 등의 구조물을 형성하기 위하여 실리콘의 회생층을 효율적으로 제거하여 부상된 형태의 기능성 막의 전기 기계적 특성을 최종 공정까지 용이하게 유지할 수 있는 마이크로 소자의 회생층 제거 방법을 제공하는데 그 목적이 있다.

본 발명의 또 다른 목적은 마이크로 가속도 센서, 마이크로 적외선 센서, 마이크로 광학 소자, 마이크로 압전 캔틸레버 등에 적용되는 기능성 막을 형성하기 위하여, 손쉽게 회생층을 제거하여 실리콘 웨이퍼보다 부상된 형태로 제조하는 방법을 제공하는 데 있다.

상기 목적을 달성하기 위한 본 발명의 마이크로 소자의 회생층 제거 방법은 실리콘 웨이퍼(20)의 상부에 기능성 막을 형성하는 단계와,

상기 기능성 막을 식각시켜 실리콘 웨이퍼(20)를 오픈시키는 단계와;

상기 오픈된 실리콘 웨이퍼(20)를 통하여 고체 상태로부터 승화된 XeF₂ 가스를 사용하여 상기 실리콘 웨이퍼(20)를 식각함으로써 상기 기능성 막을 상기 실리콘 웨이퍼(20)로부터 부상된 형태를 형성하는 단계로 이루어짐을 특징으로 한다.

발명의 구조 및 작동

이하: 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명하면 다음과 같다.

도 2a 내지 2h는 본 발명에 따른 기능성 마이크로 소자의 회생층 제거 방법으로 마이크로 압전형 캠틸레버를 제조하는 방법을 순차적으로 도시한 도면으로서,

도 2a에서 실리콘 웨이퍼(20)의 상부에 기능성 막을 지지하는 실리콘 산화막(21)을 형성하는 단계와; 도 2b에서 상기 실리콘 산화막(21)의 상부에 하부전극(22)을 Ti와 Pt로 증착하는 단계와; 도 2c에서 상기 하부전극(22)의 상부에 플렉(Steel) 법으로 PZT를 증착하여 알전 소자층(23)을 증착하는 단계와; 도 2d에서 상기 알전 소자층(23)의 상부에 상부전극(24)을 Pt로 증착하는 단계와; 도 2e에서 상기 상부전극(24)과 상기 알전 소자층(23)을 보호막인 포토레지스터(25)로 패터닝하고, 식각하는 단계와; 도 2f에서 상기 하부전극(22)을 식각하기 위해 보호막인 포토레지스터(25)로 패터닝하고, 식각하는 단계와; 도 2g에서 상기 실리콘 웨이퍼(20)를 오픈하는 단계로 구성되며, 도 2h에서 상기 오픈된 실리콘 웨이퍼(20)를 통하여 고체 상태로부터 승화된 XeF₂ 가스를 사용하여 상기 실리콘 웨이퍼(20)를 식각하여 상기 기능성 막을 상기 실리콘 웨이퍼(20)으로부터 부상된 형태를 형성하는 단계로 구성한다.

이와 같이 구조된 본 발명은 실리콘 웨이퍼(20)의 상부에 기능성 막을 지지하는 자지를 형태의 실리콘 산화막(21)을 형성하고, 이 실리콘 산화막(21)의 상부에 하부전극(22)을 Ti와 Pt로 증착한 다음, 상기 하부전극(22)의 상부에 Sol-gel법으로 알전 세리민의 Pt를 증착하여 알전 소자층(23)을 증착하고, 상기 알전 소자층(23)의 상부에 상부전극(24)을 Pt로 증착을 한다. 그리고, 상기 상부전극(24)과 상기 알전 소자층(23)을 보호막인 포토레지스터(25)로 패터닝하고, 식각하고, 상기 하부전극(22)을 식각하기 위해 보호막인 포토레지스터(25)로 패터닝하고, 식각하고, 상기 실리콘 산화막(21)을 식각하기 위해 보호막인 포토레지스터(25)로 패터닝하고, 식각하여 상기 실리콘 웨이퍼(20)를 오픈한다. 그리고, 상기 오픈된 실리콘 웨이퍼(20)를 통하여 고체 상태로부터 승화된 XeF₂ 가스를 사용하여 상기 실리콘 웨이퍼(20)를 식각함으로써, 포토레지스터로 보호되고 있는 알전 소자 부분에는 전혀 식각 현상이 일어나지 않으면서 실리콘과 같은 회생층을 효과적으로 등방성(sotropic)식각을 할 수 있다. 이 XeF₂는 화학적으로 포토레지스터, 메탈, 산화물, 세리민 등에 비하여 50배 ~ 100배 이상 상대적으로 활동적·큰 실리콘 예상 선택비 특성을 나타내고 있으며, 이와 다른 화학적 식각 방법 등에 의한 공정간의 기능성 막의 유타나 틀리적으로는 기존 공정등에서 발생되는 이온 충돌등에 의한 손실 등을 배제할 수 있다.

그러므로, 식각공정 미친의 박막 특성을 유지한 기능성 막의 기능 저하를 방지할 수 있고 실리콘 웨이퍼(20)으로부터 부상된 형태의 기능성 막을 용이하게 형성할 수 있다.

도 3은 본 발명에 따른 기능성 마이크로 소자의 회생층 제거 방법으로 제조된 마이크로 압전형 캠틸레버의 단면도로서, 도 2a 내지 2h에서의 공정으로 제조된 기능성 마이크로 압전형 캠틸레버의 단면도를 나타낸 것이다.

한편, 회생층이 식각되는 깊이는 XeF₂에 의한 SI(실리콘) 식각이 등방성으로 이루어지고, 수직 및 수평의 식각률이 동일하므로, 도 4에 제시된 기능성 마이크로 압전형 캠틸레버의 단면도와 같이, 실리콘 웨이퍼(20)에서 부상되는 캠틸레버(100)의 기능성 막의 폭(W)을 기준으로 절반미상의 깊이 만큼 식각을 수행하는 것이 바람직하다.

상기 기능성 막은 마이크로 가속도 센서, 마이크로 적외선 센서, 마이크로 광학 소자, 마이크로 압전 캠틸레버의 기능 중 선택된 어느 하나의 기능을 갖는 형태의 막도 부상된 형태로 제조할 수 있다.

또한, 상기 보호하는 막은 실리콘 산화막, 포토레지스터(PR), 금속막 등 중에 어느 하나를 선택하여도 XeF₂로부터 보호를 받을 수 있다.

그리고, 실리콘 웨이퍼 상부에 형성된 캠틸레버, 다이아프램(diaphragm), 또는 교차된 브리지 형태의 구조물을 본 발명의 기능성 마이크로 소자의 회생층 제거 방법으로 회생층인 실리콘을 제거하여 부상시킬 수 있다.

발명의 효과

이상에서 상세히 설명한 바와 같이 본 발명에 따른 기능성 마이크로 소자의 회생층 제거 방법은, 부상된 형태의 기능성 막을 갖는 마이크로 캠틸레버 구조물을 형성하기 위하여 실리콘의 회생층을 효율적으로 제거하여 부상된 형태의 기능성 막의 전기 기계적 특성을 최종 공정까지 용이하게 유지할 수 있는 효과가 있다.

본 발명은 구체적인 예에 대해서만 상세히 설명되었지만 본 발명의 기술상 범위 내에서 다양한 변형 및 주정미 가능함은 당업자에게 있어서 명백한 것이며, 이러한 변형 및 주정미 혐부된 특허청 구범위에 속함은 당연한 것이다.

(5) 청구의 범위

청구항 1

실리콘 웨이터(20)의 상부에 기능성 막을 형성하는 단계와;

상기 기능성 막의 상부에 상기 기능성 막을 보호하는 막을 형성하는 단계와;

상기 기능성 막을 식각시켜 실리콘 웨이퍼(20)를 오픈시키는 단계와;

상기 오픈된 실리콘 웨이퍼(20)를 통하여 고체 상태로부터 승화된 XeF₂ 가스를 사용하여 상기 실리콘 웨이퍼(20)를 식각함으로써 상기 기능성 막을 상기 실리콘 웨이퍼(20)으로부터 '부상된' 형태를 형성하는 단계로 이루어진 것을 특징으로 하는 기능성 마이크로 소자의 회생층 제거 방법.

청구항 2:

제 1 항에 있어서,

보호하는 막을 형성하는 단계에서 상기 보호하는 막은 실리콘 산화막, 포토레지스터(PR), 금속막 중에 선택된 어느 하나의 것을 특징으로 하는 기능성 마이크로 소자의 회생층 제거 방법.

청구항 3:

제 1 항에 있어서,

상기 기능성 막을 형성하는 단계에서 상기 기능성 막은 마이크로 기속도 센서, 마이크로 적외선 센서, 마이크로 광학 소자, 마이크로 압전 캔틸레버의 기능 중 선택된 어느 하나의 기능을 갖는 것을 특징으로 하는 기능성 마이크로 소자의 회생층 제거 방법.

청구항 4:

제 1 항에 있어서,

상기 기능성 막의 상부에 상기 기능성 막을 보호하는 막을 형성하는 단계와 상기 기능성 막을 식각 시켜 실리콘 웨이퍼(20)를 오픈시키는 단계는,

실리콘 웨이퍼(20)의 상부에 기능성 막을 지지하는 실리콘 산화막(21)을 형성하는 단계와; 상기 실리콘 산화막(21)의 상부에 하부전극(22)을 증착하는 단계와; 상기 하부전극(22)의 상부에 압전 소자층(23)을 증착하는 단계와; 상기 압전 소자층(23)의 상부에 상부전극(24)을 증착하는 단계와; 상기 상부전극(24)과 상기 압전 소자층(23)을 보호막인 포토레지스터(25)로 패터닝하고 식각하는 단계와; 상기 하부전극(22)을 식각하기 위해 보호막인 포토레지스터(25)로 패터닝하고 식각하여 상기 실리콘 산화막(21)을 식각하기 위해 보호막인 포토레지스터(25)로 패터닝하고 식각하여 상기 실리콘 웨이퍼(20)를 오픈하는 단계로 이루어진 것을 특징으로 하는 기능성 마이크로 소자의 회생층 제거 방법.

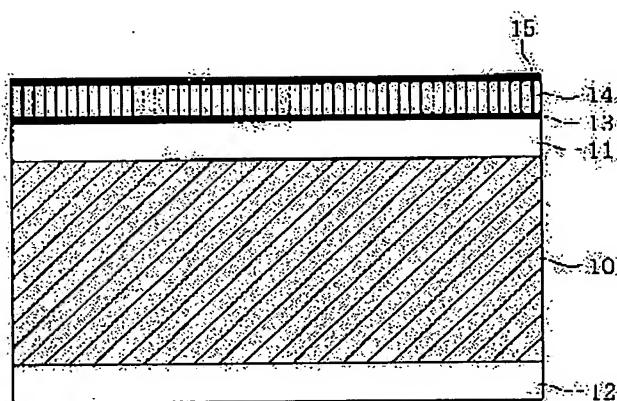
청구항 5:

제 1 항 또는 제 4항에 있어서,

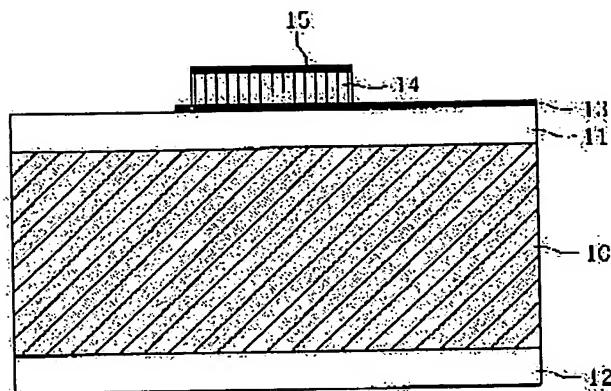
상기 기능성 막을 상기 실리콘 웨이퍼(20)으로부터 분리된 형태를 형성하는 단계에서, 상기 실리콘 웨이퍼(20)를 식각하는 깊이는 식각으로 부상되는 기능성 막의 폭의 절반 이상 깊이 만큼 식각을 수행하는 것을 특징으로 하는 기능성 마이크로 소자의 회생층 제거 방법.

도면

도면 1a



도면 1b



도면 1c

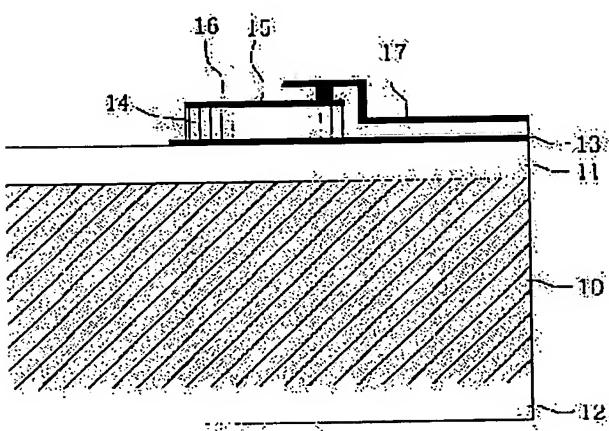
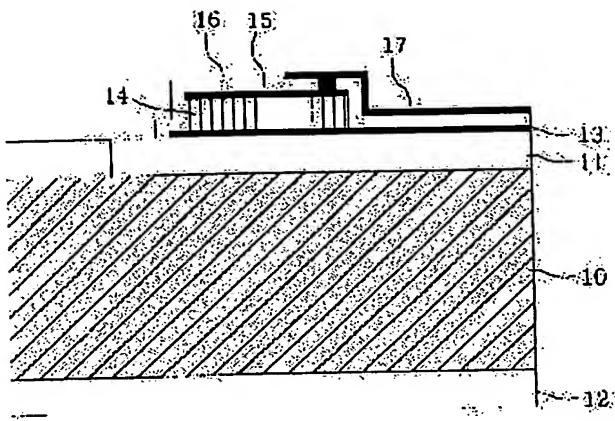
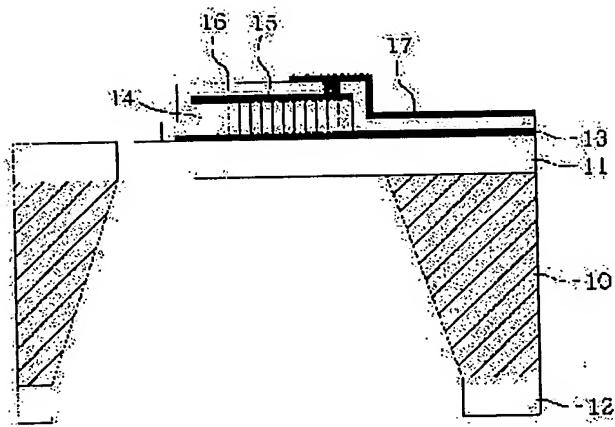
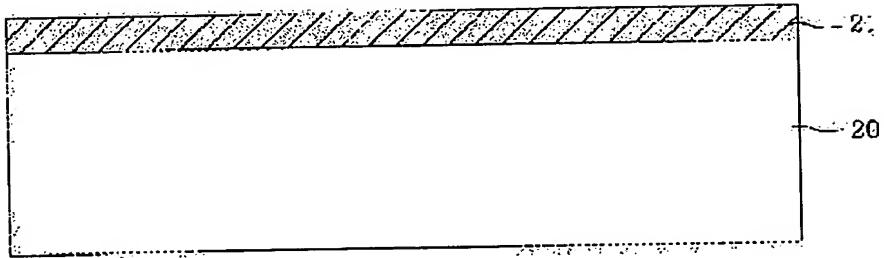
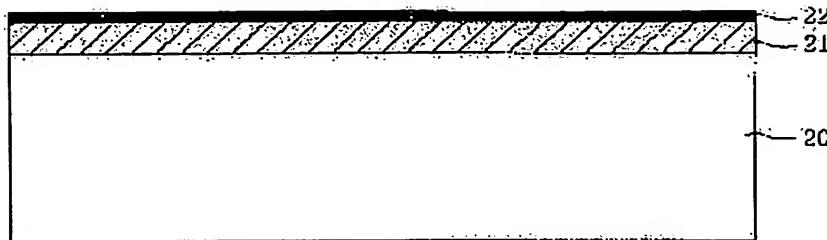
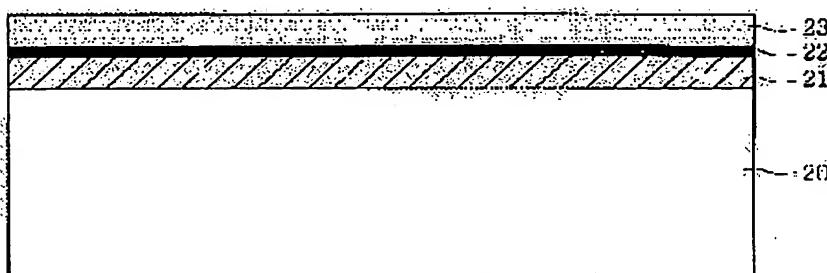


FIG1dFIG1eFIG2a

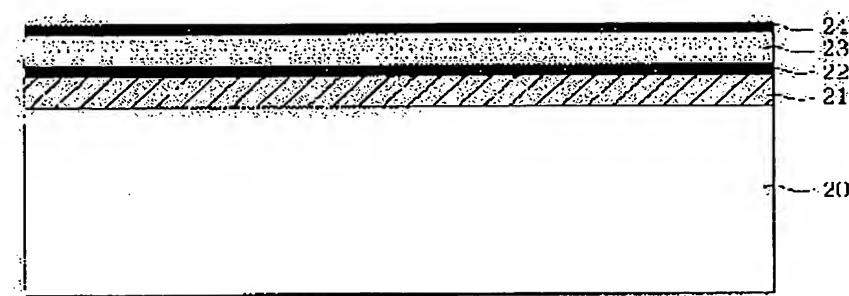
도면2b



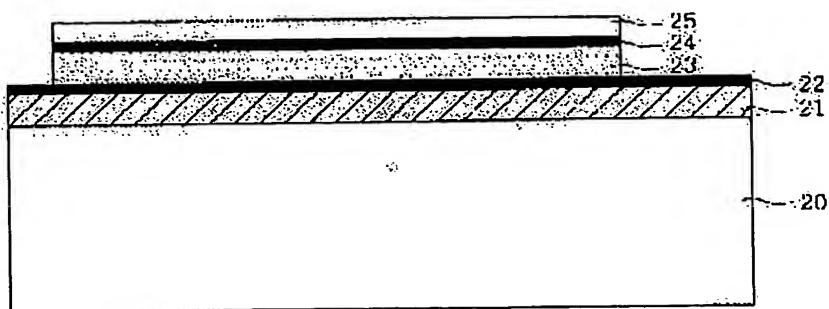
도면2c



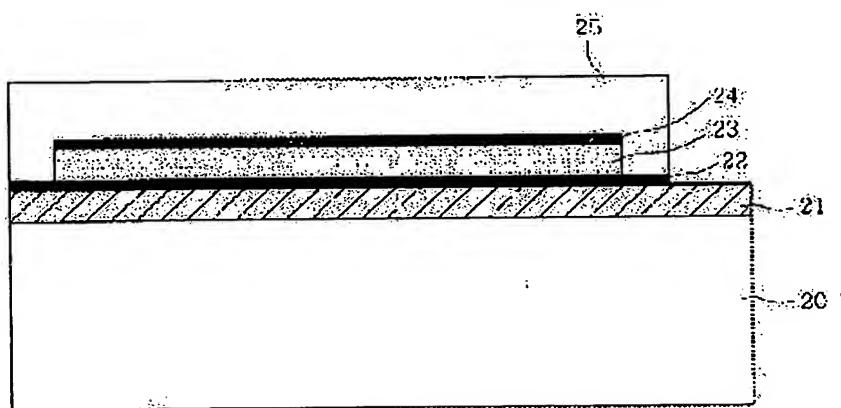
도면2d



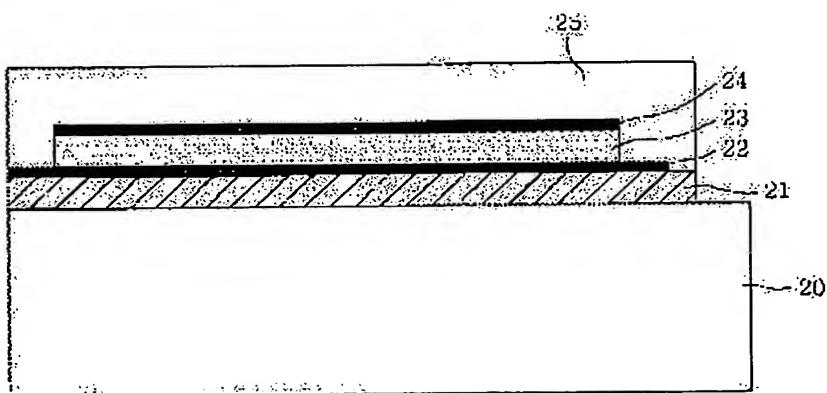
도면2a



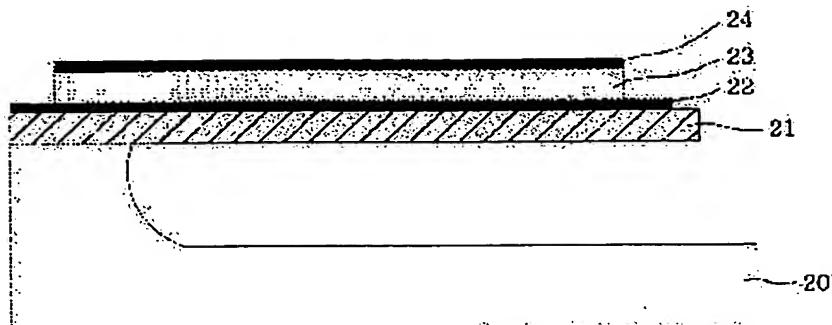
도면2b



도면2c



도면2



도면3

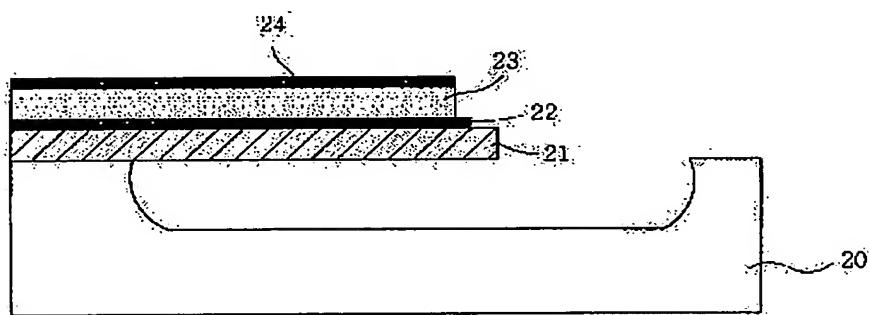
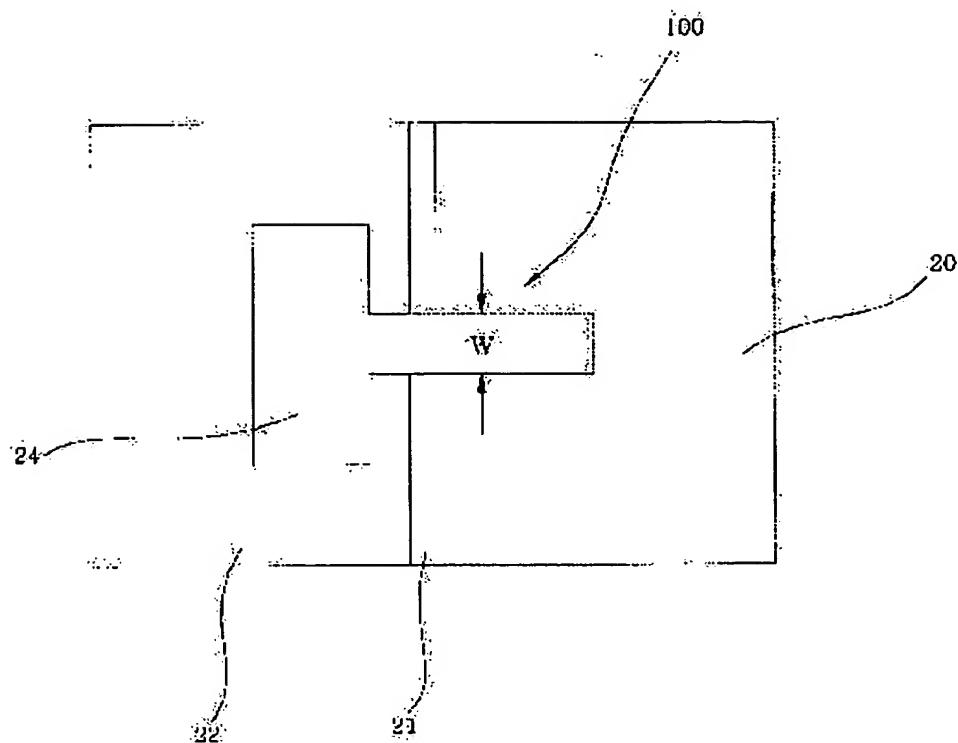


FIG4.

10-10

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.